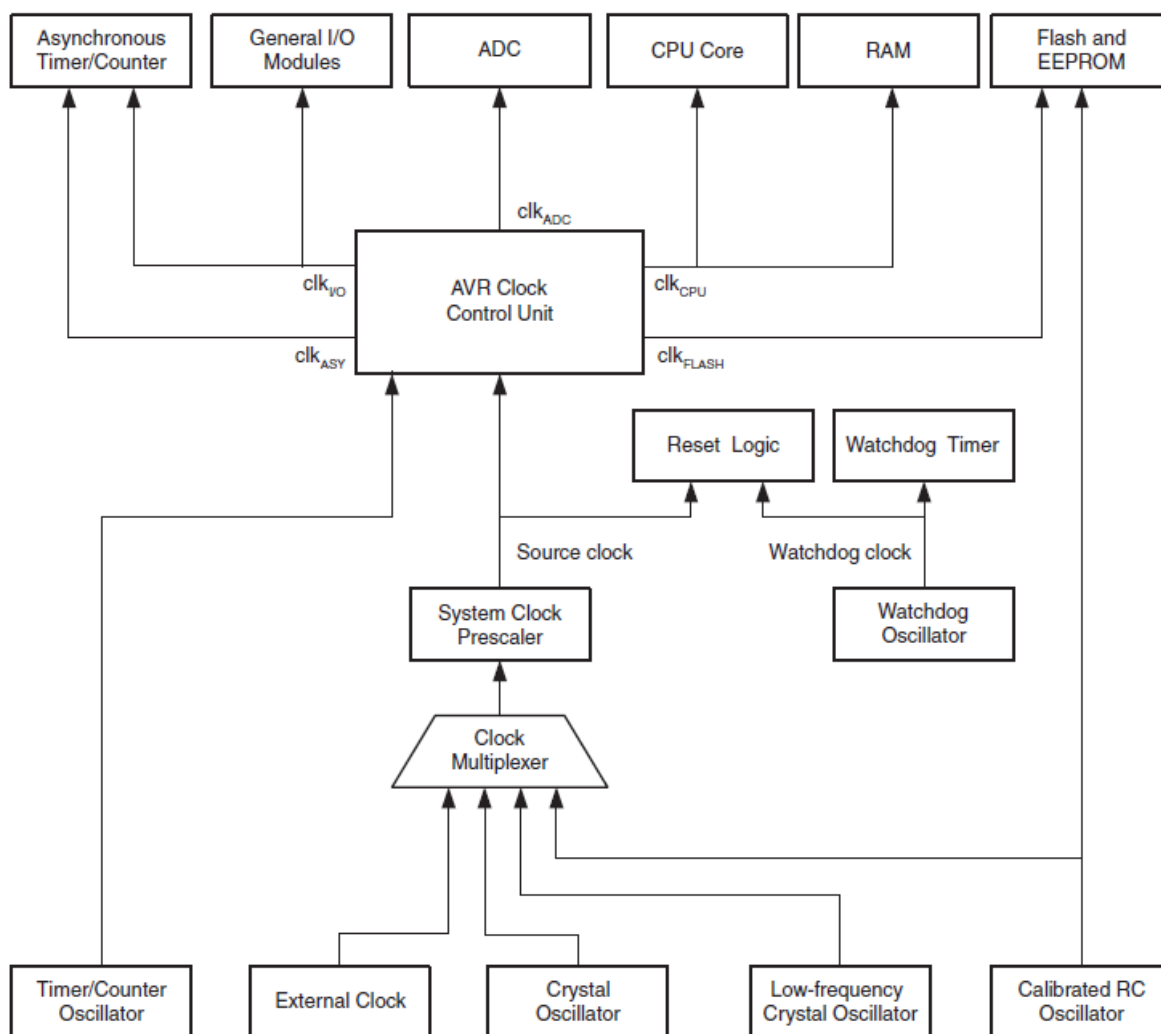


TMw05 Porty wejścia-wyjścia. Sygnały taktujące. Układy licznika-czasomierza.

Clock Distribution.



Schemat powyższy pokazuje sygnały taktujące generowane w mikrokontrolerze AVR i drogi ich dystrybucji. Nie wszystkie sygnały muszą być wytwarzane i są odpowiednio wyłączane w stanach uśpienia systemu.

CPU Clock – clk_{CPU} jest podawany do rdzenia procesora – rejestrów ogólnego przeznaczenia, Status Register i pamięci danych przechowującej Wskaźnik Stosu. Zatrzymanie tego sygnału spowoduje zaprzestanie wykonywania operacji i obliczeń przez procesor.

I/O Clock – clk_{IO} stosowany jest do większości modułów I/O takich jak Timer/Counters, SPI, USART. Należy zaznaczyć, że niektóre przerwania mogą być zgłaszane nawet wtedy, gdy zegar ten jest wyłączony.

Flash Clock – clk_{FLASH} steruje operacje związane z pamięcią FLASH, zwykle jest aktywny razem z CPU Clock.

Asynchronous Timer Clock – clk_{ASY} pozwala taktować asynchroniczny czasomierz/licznik bezpośrednio z zewnętrznego źródła sygnałów taktujących lub zewnętrznego generatora kwarcowego 32 kHz, co umożliwia odmierzenie czasu rzeczywistego nawet w sytuacji uśpienia mikrokontrolera.

ADC Clock – clk_{ADC} pozwala zatrzymać zegar CPU i układów wejścia wyjścia podczas działania przetworników ADC, co zmniejsza wnoszone szумы i zakłócenia.

Źródło sygnałów taktujących jest wybierane za pomocą ustawienia bitów sterujących CKSEL zgodnie z poniższą tabelą:

Table 10-1. Device Clocking Options Select⁽¹⁾

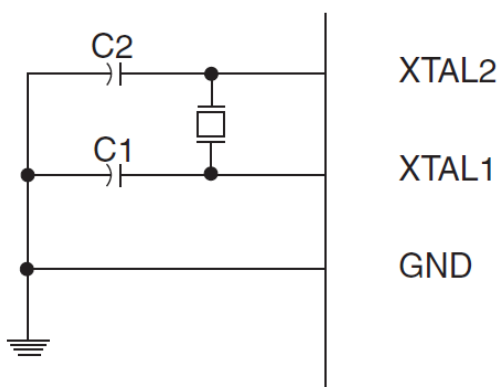
Device Clocking Option	CKSEL3:0
Low Power Crystal Oscillator	1111 - 1000
Full Swing Crystal Oscillator	0111 - 0110
Low Frequency Crystal Oscillator	0101 - 0100
Internal 128kHz RC Oscillator	0011
Calibrated Internal RC Oscillator	0010
External Clock	0000
Reserved	0001

Note: 1. For all fuses "1" means unprogrammed while "0" means programmed.

Układ dostarczany jest z domyślnie włączonym generatorem RC (CKSEL=0010) o częstotliwości 8 MHz, z dzielnikiem wewnętrznym tej częstotliwości przez 8 (CKDIV8=0), co oznacza taktowanie częstotliwością 1 MHz i umożliwia zaprogramowanie dowolnych ustawień przez użytkownika.

Po sygnale RESET mikrokontroler odczekuje czas t_{TOUT} w celu ustabilizowania pracy generatora. Przy wychodzenia ze stanu uśpienia zakłada się, że napięcie zasilające V_{CC} jest prawidłowe i oczekuje się tylko czas start-up.

Crystal Oscillator Connections



Sposób podłączenia zewnętrznego generatora kwarcowego

Timer/Counter2 może być taktowany zewnętrznym generatorem taktującym o częstotliwości 32,768 kHz, co pozwala odmierzać czas rzeczywisty. Należy wówczas ustawić bit EXCLK w rejestrze ASSR dla tego układu.

Sygnał taktujący może być wyprowadzony na zewnątrz mikrokontrolera przez wyjście buforowane **CLKO**. Umożliwia to taktowanie układów zewnętrznych mikrokontrolera, np. pamięci zewnętrznych.

Preskaler impulsów taktujących.

Pozwala ustalić częstotliwość impulsów taktujących przez podział częstotliwości generatora wzorcowego. Kalibracja pozwala dokładnie ustalić częstotliwość sygnału taktującego pochodzącego z generatora RC.

OSCCAL – Oscillator Calibration Register

Bit	7	6	5	4	3	2	1	0	
(0x66)	CAL7	CAL6	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	OSCCAL
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	Device Specific Calibration Value								

CLKPR – Clock Prescale Register

Bit	7	6	5	4	3	2	1	0	
(0x61)	CLKPCE	–	–	–	CLKPS3	CLKPS2	CLKPS1	CLKPS0	CLKPR
Read/Write	R/W	R	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	See Bit Description				

Praca generatora impulsów taktujących w trybach oszczędzania energii.

Mikrokontroler ATmega256 może pracować w trybach oszczędzających energię. Wejście do trybu uśpienia następuje w wyniku wykonania rozkazu **SLEEP**. Tryb pracy wybiera się przez ustawienie bitów **SM2:0** w rejestrze **SMCR** (Sleep Mode Control Register). Rejestr ten posiada również bit **SE** zezwolenia na przejście w tryb uśpienia. Bit ten powinien być ustawiany tuż przed wykonaniem rozkazu SLEEP i zerowany natychmiast po wyjściu z uśpienia.

W procesorze tym rozróżnia się następujące tryby uśpienia:

- Idle Mode
- ADC Noise Reduction Mode
- Power-down Mode
- Power-save Mode
- Standby Mode
- Extended Standby Mode

The Sleep Mode Control Register contains control bits for power management.

Bit	7	6	5	4	3	2	1	0	
0x33 (0x53)	–	–	–	–	SM2	SM1	SM0	SE	SMCR
Read/Write	R	R	R	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

• **Bits 3, 2, 1 – SM2:0: Sleep Mode Select Bits 2, 1, and 0**

These bits select between the five available sleep modes as shown in [Table 11-2](#).

Table 11-2. Sleep Mode Select

SM2	SM1	SM0	Sleep Mode
0	0	0	Idle
0	0	1	ADC Noise Reduction
0	1	0	Power-down
0	1	1	Power-save
1	0	0	Reserved
1	0	1	Reserved
1	1	0	Standby ⁽¹⁾
1	1	1	Extended Standby ⁽¹⁾

Note: 1. Standby modes are only recommended for use with external crystals or resonators.

• **Bit 1 – SE: Sleep Enable**

The SE bit must be written to logic one to make the MCU enter the sleep mode when the SLEEP instruction is executed. To avoid the MCU entering the sleep mode unless it is the programmer's purpose, it is recommended to write the Sleep Enable (SE) bit to one just before the execution of the SLEEP instruction and to clear it immediately after waking up.

Poniższa tabela pokazuje dystrybucję sygnałów taktujących w różnych trybach pracy oraz sposoby wyjścia ze stanu uśpienia.

Table 11-1. Active Clock Domains and Wake-up Sources in the Different Sleep Modes.

Sleep Mode	Active Clock Domains					Oscillators		Wake-up Sources						
	clk _{CPU}	clk _{FLASH}	clk _{IO}	clk _{ADC}	clk _{ASY}	Main Clock Source Enabled	Timer Osc Enabled	INT7:0 and Pin Change	TWI Address Match	Timer2	SPM/EEPROM Ready	ADC	WDT Interrupt	Other I/O
Idle			X	X	X	X	X ⁽²⁾	X	X	X	X	X	X	X
ADCNRM				X	X	X	X ⁽²⁾	X ⁽³⁾	X	X ⁽²⁾	X	X	X	
Power-down								X ⁽³⁾	X				X	
Power-save					X		X ⁽²⁾	X ⁽³⁾	X	X			X	
Standby ⁽¹⁾						X		X ⁽³⁾	X				X	
Extended Standby					X ⁽²⁾	X	X ⁽²⁾	X ⁽³⁾	X	X			X	

Note: 1. Only recommended with external crystal or resonator selected as clock source.
2. If Timer/Counter2 is running in asynchronous mode.
3. For INT7:4, only level interrupt.

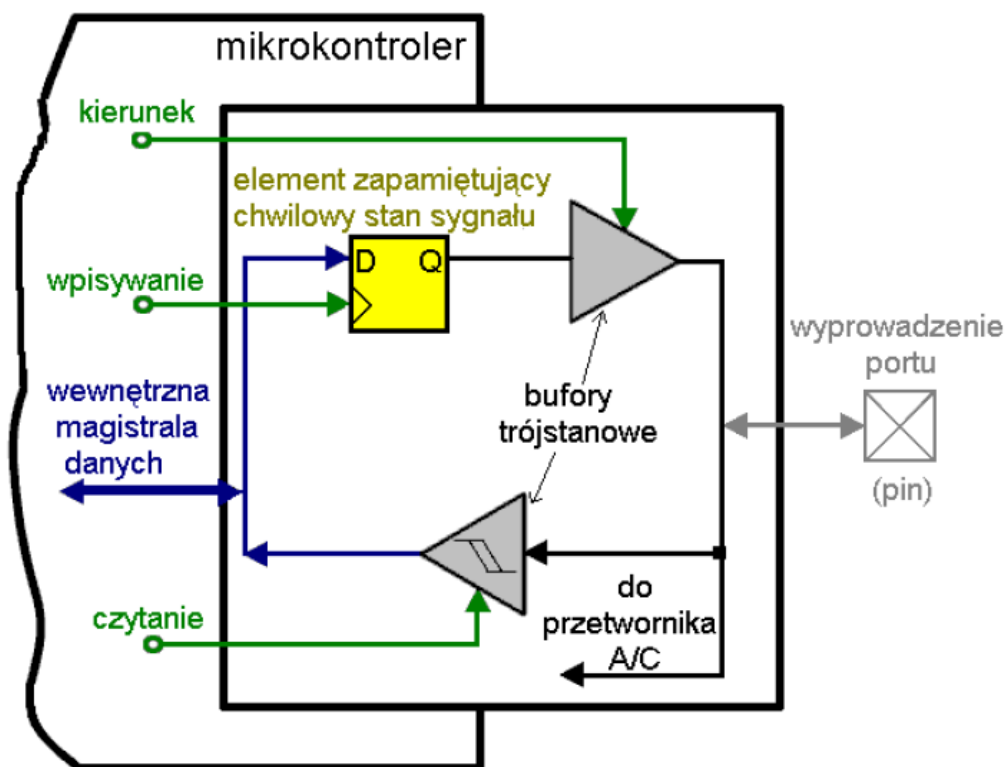
Rejestry Power Reduction Register PPR0 oraz PPR1 pozwalają wyłączać indywidualne układy peryferyjne takie jak TWI, Timer/Counter, USART, ADC.

Porty wejścia-wyjścia

Mikrokontroler ATMega256 posiada 8 uniwersalnych portów równoległych.

Z każdym z tych portów skojarzone są trzy rejestry sterujące w przestrzeni adresowej portów:

- Data Register Port – PORTx – rejestr danych wyjściowych,
- Data Direction Register – DDRx – rejestr kierunku przepływu danych,
- Port Inputs Pin – PINx – rejestr danych wejściowych



Schematyczna budowa pojedynczej linii portu równoległego

Porty są dwukierunkowe z możliwością włączenia rezystorów podciągających w trybie wejściowym. Każdej końcówce portu przyporządkowano trzy bity rejestrów: DDxn, PORTxn oraz PINxn, gdzie x oznacza numer portu zaś n – numer końcówki w porcie.

Table 13-1. Port Pin Configurations

DDxn	PORTxn	PUD (in MCUCR)	I/O	Pull-up	Comment
0	0	X	Input	No	Tri-state (Hi-Z)
0	1	0	Input	Yes	Pxn will source current if ext. pulled low
0	1	1	Input	No	Tri-state (Hi-Z)
1	0	X	Output	No	Output Low (Sink)
1	1	X	Output	No	Output High (Source)

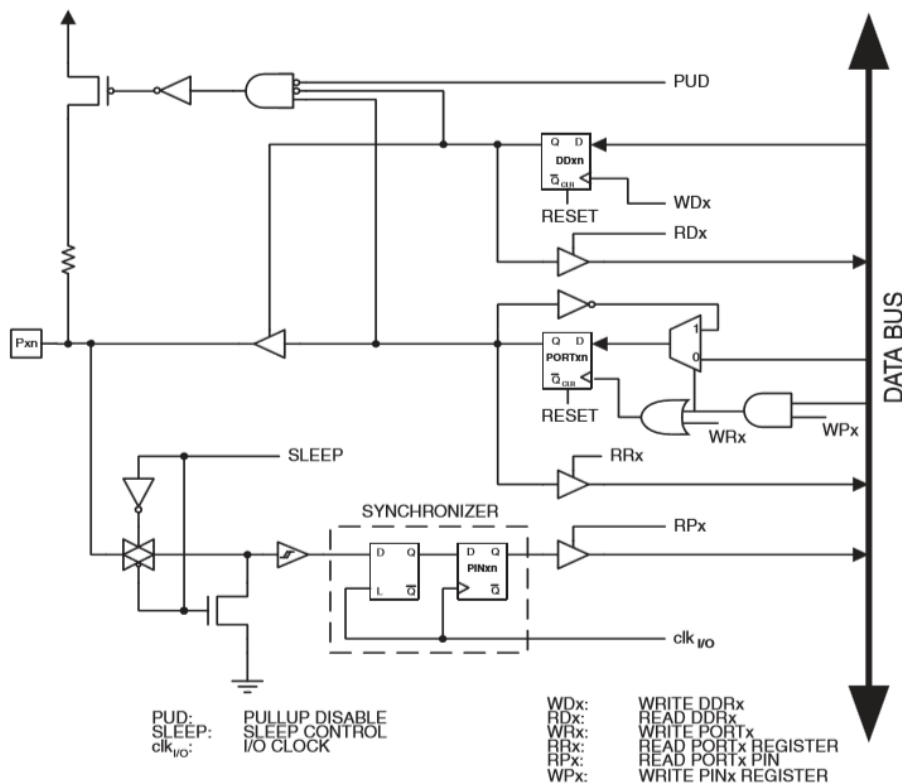
Pojedynczemu pinowi można zmienić kierunek pracy instrukcjami do zmian stanu bitów **CBI** i **SBI**.

Jeśli do DDxn wpisujemy „1” końcówka pracuje jako wyjście, jeśli „0” – jako wejście.

Jeśli do PORTxn pracującego jako wejście wpisujemy „1” to włączony będzie rezystor podciągający dla tej końcówki (jeśli PUD w rejestrze MCUCR ma wartość 1)

Końcówki portów są ustawiane w stan wysokiej impedancji po sygnale RESET.

Figure 13-2. General Digital I/O⁽¹⁾



Note: 1. WRx, WPx, WDx, RRx, RPx, and RDx are common to all pins within the same port. clk_{I/O}, SLEEP, and PUD are common to all ports.

Przykłady ustawiania trybu pracy pinów cyfrowych

1) Konfiguracja linii w trybie wejściowym i odczyt jej stanu

cbi DDRB, DDB4 ; włącz tryb wejściowy linii 4 portu B

cbi PORTB, PB4 ; wyłącz wewnętrzne podciąganie linii 4 portu B

nop ; oczekuj na ustalenie stanu wejścia (1 cykl rozkazowy)

In R16, PINB ; ładuj rejestr R16 znacznikami stanu portu B

- 2) Konfiguracja linii w trybie wyjściowym, wymuszenie jej stanu i spowodowanie jego odwrócenia

sbi DDRA, DDA2 ; włącz tryb wyjściowy linii 2 portu A

cbi PORTA, PORTA2 ; wymuś stan niski na linii 2 portu A

sbi PINA, PINA2 ; odwróć stan na linii 2 portu A (-> stan H)

3)

Assembly Code Example⁽¹⁾

```
...
; Define pull-ups and set outputs high
; Define directions for port pins
ldi r16, (1<<PB7) | (1<<PB6) | (1<<PB1) | (1<<PB0)
ldi r17, (1<<DDB3) | (1<<DDB2) | (1<<DDB1) | (1<<DDB0)
out PORTB, r16
out DDRB, r17
; Insert nop for synchronization
nop
; Read port pins
in r16, PINB
...
```

C Code Example

```
unsigned char i;
...
/* Define pull-ups and set outputs high */
/* Define directions for port pins */
PORTB = (1<<PB7) | (1<<PB6) | (1<<PB1) | (1<<PB0);
DDRB = (1<<DDB3) | (1<<DDB2) | (1<<DDB1) | (1<<DDB0);
/* Insert nop for synchronization*/
__no_operation();
/* Read port pins */
i = PINB;
...
```

Note: 1. For the assembly program, two temporary registers are used to minimize the time from 1, 6, and 7, until the direction bits are correctly set, defining bit 2 and 3 as low and red high drivers.

Maksymalne natężenie prądu wyjściowego wynosi 20 mA, zaś typowy maksymalny prąd wszystkich końcówek nie powinien przekraczać 200 mA.

Podstawowe funkcje sterowania pinami cyfrowymi w Arduino

pinMode(8, OUTPUT); //ustawienie końcówki jako wyjście

pinMode(8, INPUT); // ustawienie końcówki jako wejście

pinMode(8, INPUT_PULLUP); // ustawienie końcówki jako wejście

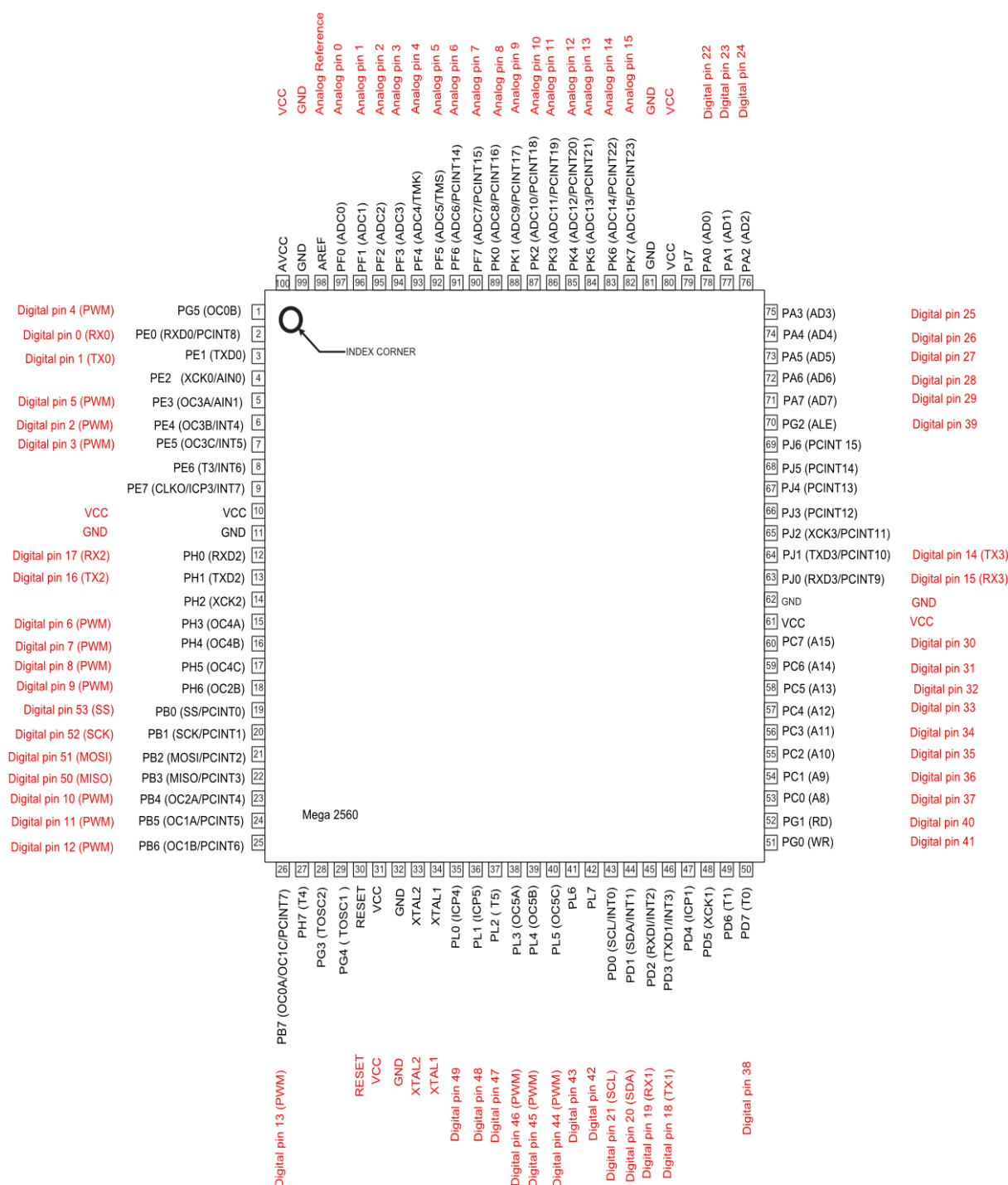
// z rezystorem podciągającym

digitalWrite(8, HIGH); //ustawienie wyjścia w stan wysoki (1)

digitalWrite(8, LOW); //ustawienie wyjścia w stan niski (0)

Uwaga: **dioda na wyjściu 13** świeci gdy na wyjście podamy 0.

Uwaga: Większość pinów portów poza pracą jako cyfrowe wejście/wyjście posiada funkcję alternatywną. Funkcja alternatywna jednego z pinów portu nie blokuje pracy pozostałym jako cyfrowe wejścia/wyjścia.



Timery/Liczniki

Liczniki są to układy sprzętowe wyposażone w wewnętrzny rejestr zwiększany/zmniejszany o 1 przy odpowiedniej zmianie stanu wejścia sterującego.

Na wejście sterujące licznika można podać:

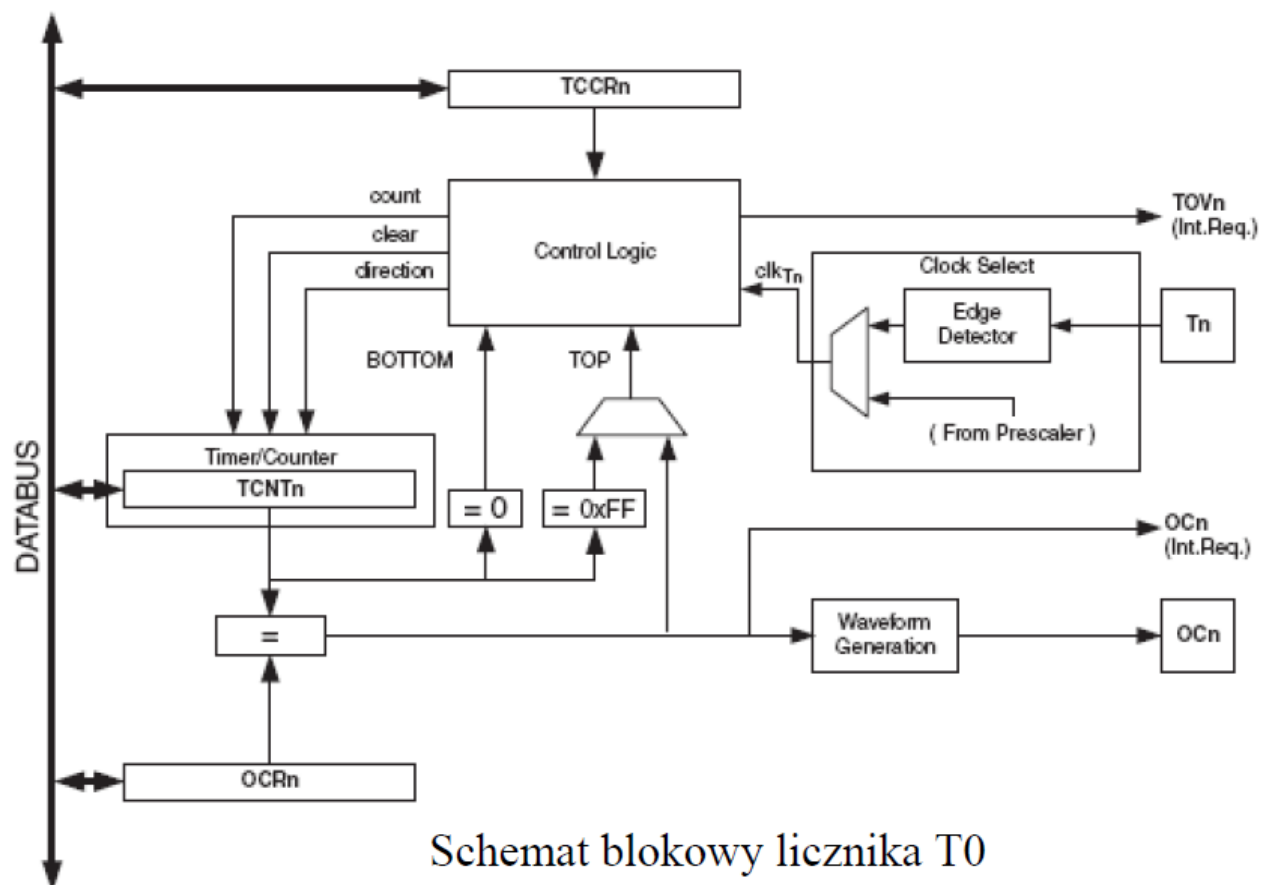
- sygnał zegarowy,
- przeskalowany sygnał zegarowy (z preskalera),
- sygnał z pewnego wyprowadzenia mikrokontrolera.

Licznik może służyć do:

- cyklicznego zgłaszania przerwania,
- generowania różnego rodzaju przebiegów na pewnym wyprowadzeniu mikrokontrolera,
- zliczania zdarzeń zewnętrznych,
- odmierzania czasu między pewnymi zdarzeniami zewnętrznymi.

Mikrokontroler ATmega256 posiada liczniki/czasomierze 8- i 16-bitowe. Poza tym wyposażony jest w zegar czasu rzeczywistego oraz licznik Watchdog.

8-bitowy licznik z PWM

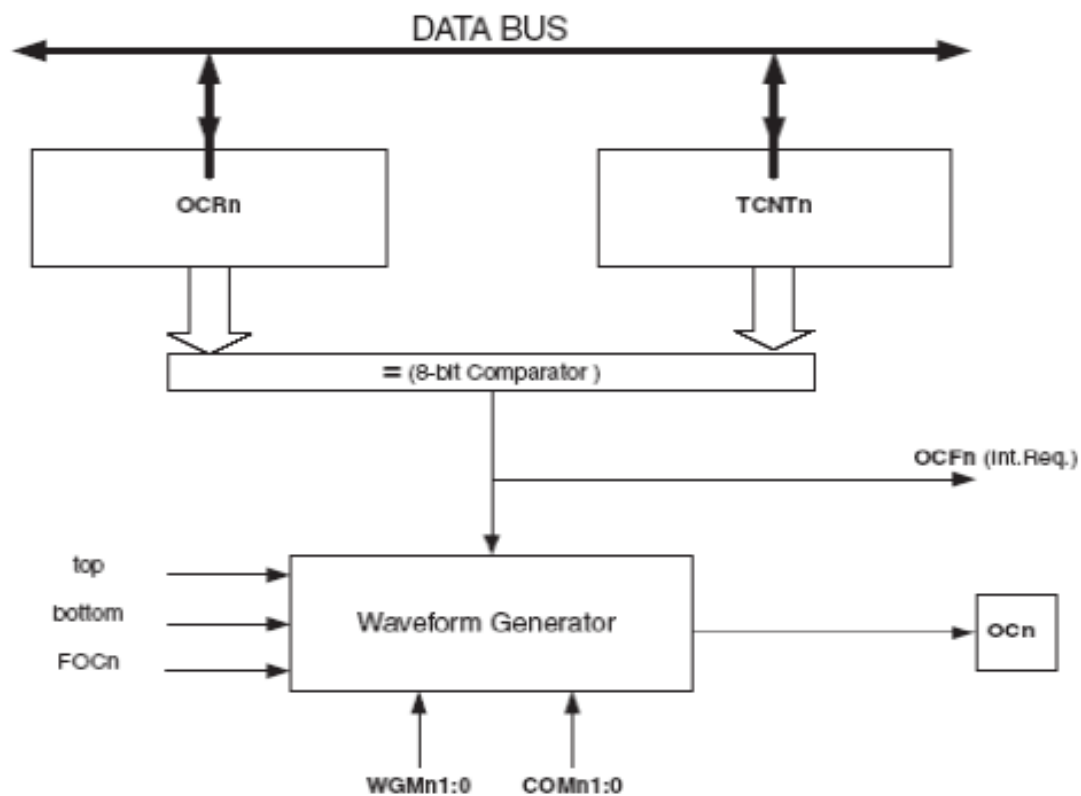


Główne właściwości oraz możliwości zastosowań licznika:

- licznik jednokanałowy,
- automatyczne kasowanie i restart timera w trybie porównania,
- generator częstotliwości,
- generator przebiegu PWM,
- licznik zdarzeń zewnętrznych (T0),
- 10-bitowy programowalny prescaler,
- źródło przerw (przepełnienie, zrównanie).

Źródłem sygnału taktującego mogą być:

- sygnał CK z oscylatora,
- sygnał CK z oscylatora podzielony prescalerem,
- zewnętrzny sygnał T0.



Praca licznika T0 z funkcją Output Compare

Rejestry układu czasowo-licznikowego T0

Rejestr kontrolny licznika T0

Bit	7	6	5	4	3	2	1	0	
	FOC0	WGM00	COM01	COM00	WGM01	CS02	CS01	CS00	TCCR0
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Bity ustawiające źródło sygnału taktującego i podział prescalera:

CS02	CS01	CS00	Opis
0	0	0	Licznik zatrzymany
0	0	1	Taktowanie CK
0	1	0	Taktowanie CK/8
0	1	1	Taktowanie CK/64
1	0	0	Taktowanie CK/256
1	0	1	Taktowanie CK/1024
1	1	0	Zewnętrzny sygnał T0 (opadające zbocze)
1	1	1	Zewnętrzny sygnał T0 (narastające zbocze)

Tryb generacji sygnału

WGM01	WGM00	Opis
0	0	Zwykłą praca licznika
0	1	PWM z korekcją fazy
1	0	Porównanie z zerowaniem licznika
1	1	Szybki PWM

Tryb funkcji Output Compare gdy tryb PWM wyłączony

COM01	COM00	Opis
0	0	Pin odłączony
0	1	Zmiana stanu logicznego na pinie
1	0	Zerowanie pinu
1	1	Ustawienie pinu

Bity WGM01:00 określają tryb pracy licznika, COM01:00 – sposób generacji sygnału wyjściowego.

Rejestr licznika T0- TCNT0

Bit	7	6	5	4	3	2	1	0	
	TCNT0[7:0]								TCNT0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr porównawczy- OCR0

Bit	7	6	5	4	3	2	1	0	
	OCR0[7:0]								OCR0
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr maski przerw od liczników czasomierzy-TIMSK

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

BIT1: **OCIE0**- bit maski przerwania od funkcji Output-Compare licznika T0

BIT0: **TOIE0**- bit maski przerwania od przepelnienia licznika T0

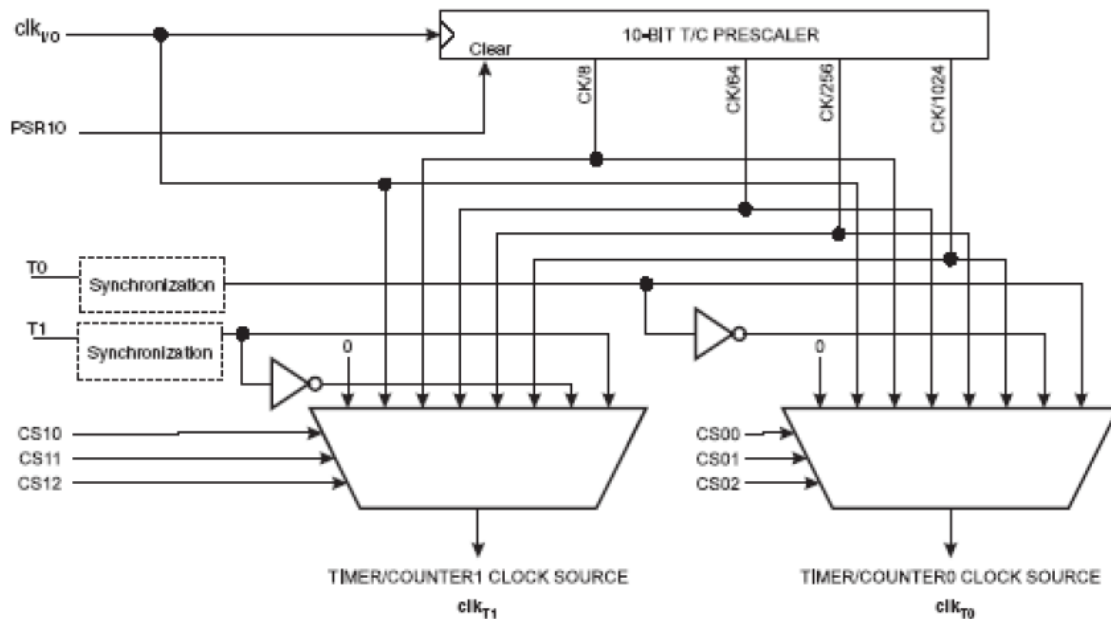
Rejestr znaczników przerw od liczników-czasomierzy- TIFR

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

BIT1: **OCF0**- bit zgłoszenia przerwania od funkcji Output-Compare licznika T0

BIT0: **OCFO**- bit zgłoszenia przerwania od przepelnienia licznika T0

Prescaler licznika T0 i T1



Rejestr specjalny SFIOR- zerowanie prescalera

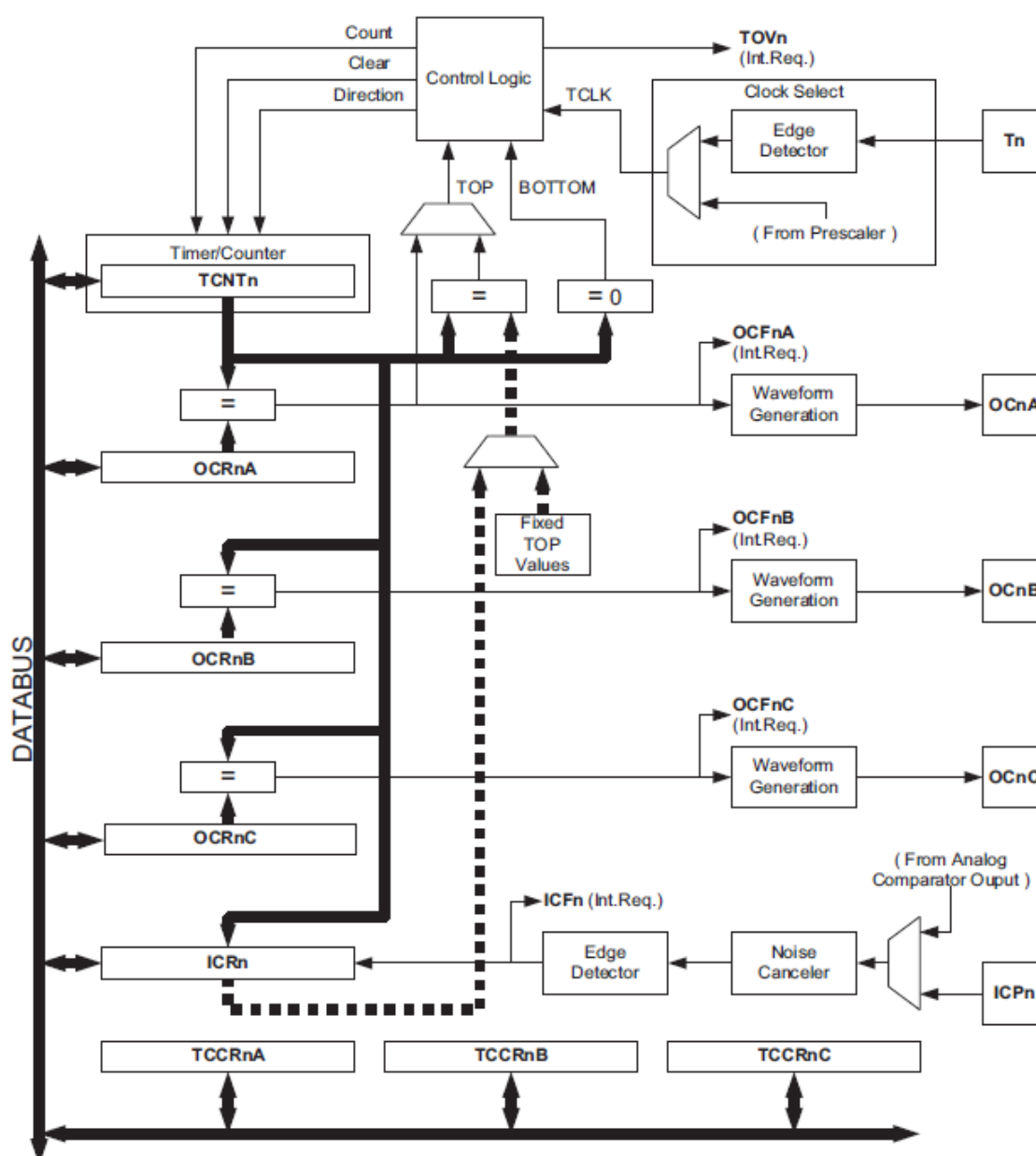
Bit	7	6	5	4	3	2	1	0	
	ADTS2	ADTS1	ADTS0	—	ACME	PUD	PSR2	PSR10	SFIOR
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Ustawienie bitu 0- **PSR10**, w rejestrze SFIOR powoduje wyzerowanie prescalera licznika T0 i T1

Zerowanie prescalerów dokonuje się w celu zsynchronizowania ich pracy.

16-bitowy licznik/czasomierz T1

16-bit Timer/Counter Block Diagram⁽¹⁾



W przypadku liczników/czasomierzy 16-bitowych rejestr TCNTn tworzą rejestry TCNTnH (MSB) i TCNTnL (LSB), z których pierwszy jest rejestrem buforowanym. Cecha ta powoduje, że oba rejestry są zapisywane i odczytywane zawsze jednocześnie, mimo 8-bitowej architektury mikrokontrolera.

Procedura zapisu buforowanego rejestru 16-bitowego TCNT1

```
cli                ; wyłącz obsługę przerwań
ldi R16, low(1234) ; ładuj rejestr pomocniczy R16 LSB wartości zapisywanej
ldi R17, high(1234) ; ładuj rejestr pomocniczy R17 MSB wartości zapisywanej
out TCNT1H, R17    ; ładuj bufor tymczasowy
out TCNT1L, R16    ; zapisz 16-bitowy rejestr TCNT1 wartością 1234
sei                ; włącz obsługę przerwań
```

Procedura odczytu buforowanego rejestru 16-bitowego TCNT1

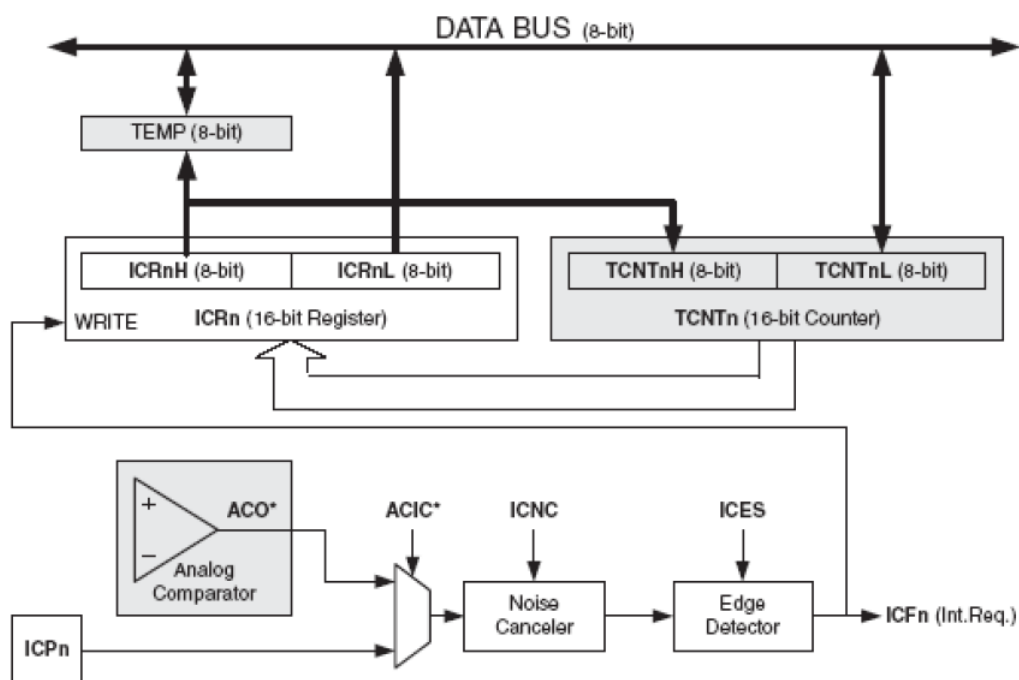
```
cli                ; wyłącz obsługę przerwań
in R16, TCNT1L     ; odczytaj LSB rejestru TCNT1, a MSB zapisz w buforze
in R17, TCNT1H     ; pobierz MSB TCNT1 z bufora tymczasowego
sei                ; włącz obsługę przerwań
```

Ponieważ ten sam rejestr tymczasowy wykorzystywany jest przy dostępie do różnych rejestrów buforowanych, zalecane jest, aby w czasie korzystania z niego obsługa przerwań pozostawała wyłączona.

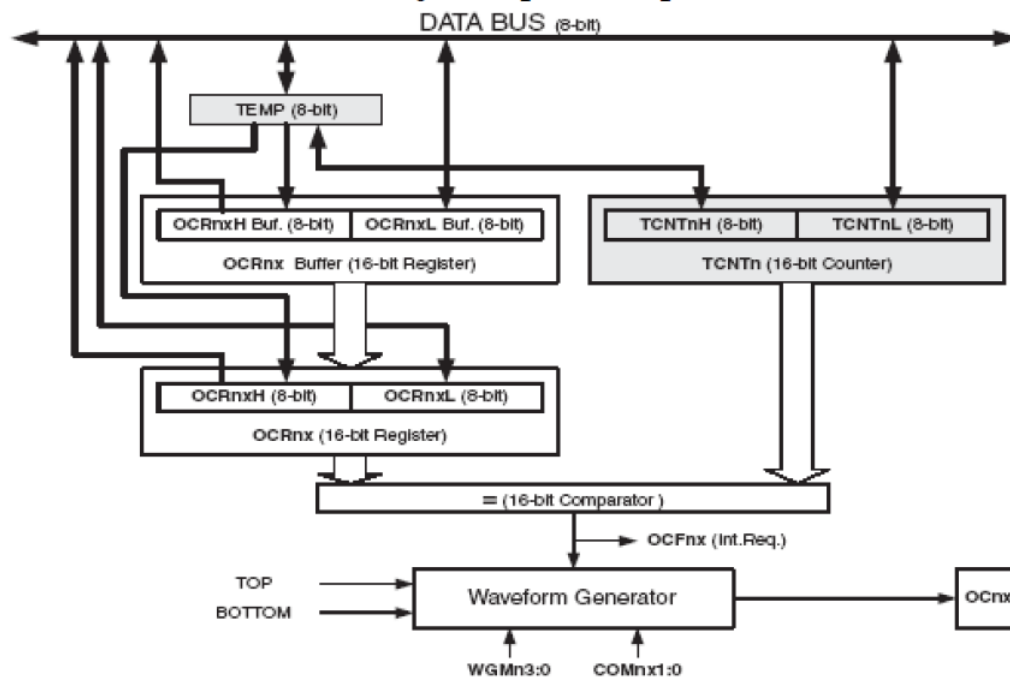
Liczniki umożliwiają porównywanie wartości zliczanej z wartością ustaloną, do przechowywania której służy rejestr OCRn lub rejestry OCRnx. Mechanizm buforowania danych 16-bitowych również tu jest stosowany przy operacji zapisu.

16-bitowe układy licznikowe mają funkcję przechwytywania aktualnej wartości licznika wskutek wykrycia pewnych zdarzeń zewnętrznych. Do przetrzymywania wartości przechwyconej służą rejestry ICRnH i ICRnL (również buforowane).

Funkcja Input Capture (zatraskiwanie stanu licznika)



Funkcja Output Compare



Rejestr kontrolny A licznika T1- TCCR1A

Bit	7	6	5	4	3	2	1	0	
	COM1A1	COM1A0	COM1B1	COM1B0	FOC1A	FOC1B	WGM11	WGM10	TCCR1A
Read/Write	R/W	R/W	R/W	R/W	W	W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Tryb funkcji Output Compare gdy tryb PWM wyłączony

COM1A1/ COM1B1	COM1A0/ COM1B0	Opis
0	0	Piny odłączone, normalne funkcje portu
0	1	Zmiana stanu logicznego na pinie
1	0	Zerowanie pinu
1	1	Ustawienie pinu

Tryb funkcji Output Compare gdy tryb Szybki PWM

COM1A1/ COM1B1	COM1A0/ COM1B0	Opis
0	0	Piny odłączone, normalne funkcje portu
0	1	W zależności od bitów WGM Wyjście A w funkcji OC wyjście B normalny pinportu, oba piny jako linie portu
1	0	Tryb nieodwracający
1	1	Tryb odwracający

Tryb funkcji Output Compare gdy tryb PWM z korekcją fazy oraz z korekcją fazy i częstotliwości

COM1A1/ COM1B1	COM1A0/ COM1B0	Opis
0	0	Piny odłączone, normalne funkcje portu
0	1	W zależności od bitów WGM Wyjście A w funkcji OC wyjście B normalny pinportu, oba piny jako linie portu
1	0	Zerowanie pinu przy zliczaniu w dół, ustawianie przy zliczaniu w górę
1	1	Ustawianie pinu przy zliczaniu w dół, zerowanie przy zliczaniu w górę

Tryb generacji sygnału na wyjściach A i B

Mode	WGM13	WGM12 (CTC1)	WGM11 (PWM11)	WGM10 (PWM10)	Timer/Counter Mode of Operation
0	0	0	0	0	Normal
1	0	0	0	1	PWM, Phase Correct, 8-bit
2	0	0	1	0	PWM, Phase Correct, 9-bit
3	0	0	1	1	PWM, Phase Correct, 10-bit
4	0	1	0	0	CTC
5	0	1	0	1	Fast PWM, 8-bit
6	0	1	1	0	Fast PWM, 9-bit
7	0	1	1	1	Fast PWM, 10-bit
8	1	0	0	0	PWM, Phase and Frequency Correct
9	1	0	0	1	PWM, Phase and Frequency Correct
10	1	0	1	0	PWM, Phase Correct
11	1	0	1	1	PWM, Phase Correct
12	1	1	0	0	CTC
13	1	1	0	1	Reserved
14	1	1	1	0	Fast PWM
15	1	1	1	1	Fast PWM

Rejestr kontrolny B licznika T1- TCCR1B

Bit	7	6	5	4	3	2	1	0	
	ICNC1	ICES1	–	WGM13	WGM12	CS12	CS11	CS10	TCCR1B
Read/Write	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

ICNC1- włączanie filtracji wejścia Input Capture

ICES1- Wybór zbocza wejścia Input Capture (gdy „0” opadające zbocze, gdy „1”- narastające zbocze)

WGM13, WGM12- tryb generacji przebiegu

CS12-CS10- wybór źródła taktowania zgodnie z tabelą

Rejestr zatraskowy funkcji Input Capture licznika T1

Bit	7	6	5	4	3	2	1	0	
	ICR1[15:8]								ICR1H
	ICR1[7:0]								ICR1L
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr maski przerwań od układów czasowo-licznikowych- TIMSK

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

TICIE1- maska przerwań od funkcji Input Capture licznika T1

OCIE1A- maska przerwań od funkcji Output Compare A

OCIE1B- maska przerwań od funkcji Output Compare B

TOIE1- maska przerwań od przepełnienia licznika T1

Rejestr bitów zgłaszania przerwań od licznika T1-TIFR

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

ICF1- znacznik zgłoszenia przerwania od funkcji Input Capture licznika T1

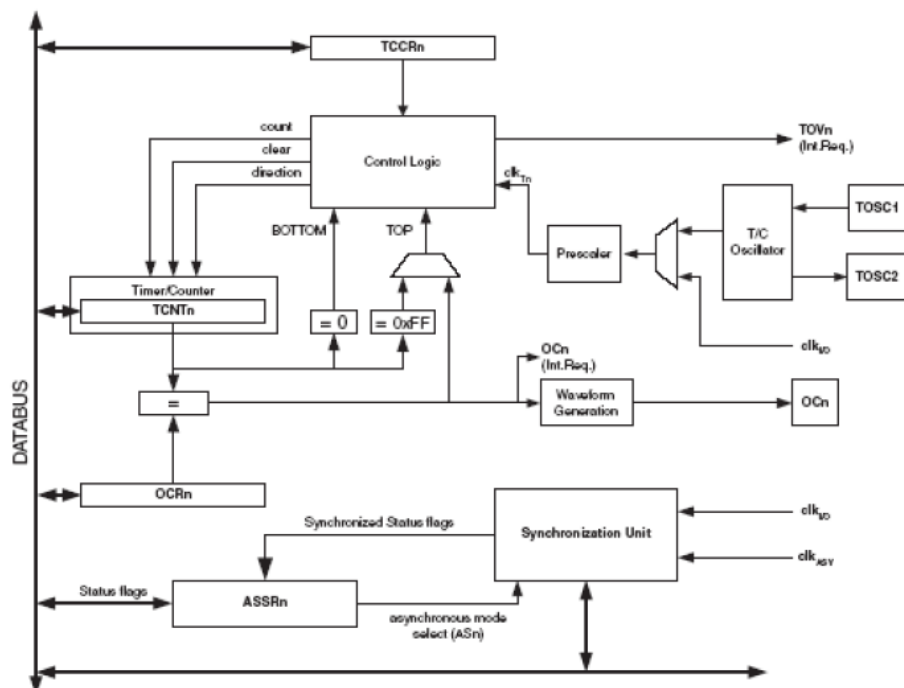
OCF1A- znacznik zgłoszenia przerwania od funkcji Output Compare A

OCF1B- znacznik zgłoszenia przerwania od funkcji Output Compare B

TOV1- znacznik zgłoszenia przerwania od przepełnienia licznika T1

Moduły licznikowe mogą dostarczać informacji o zdarzeniach mających miejsce w trakcie ich pracy (np. o przepełnieniu, zgodności porównania). Sprawdzenie, czy dane zdarzenie miało miejsce, może odbywać się poprzez odczyt specjalnych znaczników stanu (odpytywanie) lub na drodze mechanizmów przerwaniowych. Do obsługi przerwań wprowadzone rejestry je uaktywniające (TIMSK) i rejestry zawierające znaczniki stanu (TIFR). Jeśli wykorzystywane są mechanizmy przerwań znaczniki te są zerowane automatycznie przy wejściu do procedury obsługi przerwania. Przy testowaniu tych znaczników w metodzie przeglądania należy ręcznie skasować te znaczniki przez wpisanie do nich wartości 1.

8-mio bitowy układ czasowo-licznikowy T2 z możliwością pracy asynchronicznej



Schemat blokowy układu licznika T2

Licznik T2 może pracować w trybie asynchronicznym, bez synchronizacji z zegarem systemowym. Licznik ten ma dwa wyprowadzenia, TOSC1 i TOSC2, do których może być dołączany oscylator kwarcowy o częstotliwości 32,768 kHz. Ułatwia to budowę układu zegara czasu rzeczywistego(RTC – Real Time Clock). Pozwala to, w powiązaniu z wbudowanym preskalerem, na generację przerwań np. co 1 sekundę.

Układ może być wykorzystany do budzenia mikrokontrolera ze stanów uśpienia.

Rejestr sterujący licznika T2- TCCR2

Bit	7	6	5	4	3	2	1	0	
	FOC2	WGM20	COM21	COM20	WGM21	CS22	CS21	CS20	TCCR2
Read/Write	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr licznika T2- TCNT2

Bit	7	6	5	4	3	2	1	0	
	TCNT2[7:0]								TCNT2
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr porównawczy funkcji Output Compare licznika T2- OCR2

Bit	7	6	5	4	3	2	1	0	
	OCR2[7:0]								OCR2
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Status trybu asynchronicznego- ASSR

Bit	7	6	5	4	3	2	1	0	
	–	–	–	–	AS2	TCN2UB	OCR2UB	TCR2UB	ASSR
Read/Write	R	R	R	R	R/W	R	R	R	
Initial Value	0	0	0	0	0	0	0	0	

Rejestr maski przerw układu czasowo-licznikowego

Bit	7	6	5	4	3	2	1	0	
	OCIE2	TOIE2	TICIE1	OCIE1A	OCIE1B	TOIE1	OCIE0	TOIE0	TIMSK
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

OCIE1 – maska przerw od funkcji Output Compare licznika T2

TOIE1 – maska przerw od przepelnienia licznika T2

Rejestr zgłaszania przerwań od licznika T2-TIFR

Bit	7	6	5	4	3	2	1	0	
	OCF2	TOV2	ICF1	OCF1A	OCF1B	TOV1	OCF0	TOV0	TIFR
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

OCF1 – znacznik zgłoszenia przerwania od funkcji Output Compare licznika T2

TOV1 – znacznik zgłoszenia przerwania od przepelnienia licznika T2

Bit zerowania prescalera licznika T2 w rejestrze SFIOR

Bit	7	6	5	4	3	2	1	0	
	ADTS2	ADTS1	ADTS0	–	ACME	PUD	PSR2	PSR10	SFIOR
Read/Write	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W	
Initial Value	0	0	0	0	0	0	0	0	

Prescaler licznika T2

